

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-195189

(43)Date of publication of application : 09.07.2003

(51)Int.Cl.

G02B 26/02

B81B 3/00

B81C 1/00

(21)Application number : 2001-391866

(71)Applicant : FUJI PHOTO FILM CO LTD

(22)Date of filing : 25.12.2001

(72)Inventor : TSURUMA ISAO

## (54) OPTICAL MODULATION ELEMENT AND ITS MANUFACTURING METHOD

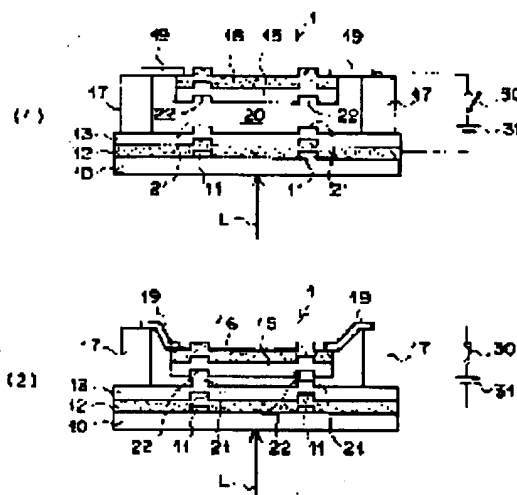
(57)Abstract:

PROBLEM TO BE SOLVED: To prevent a sticking of an element, which performs optical modulation by putting a movable part for optical modulation away from and close to a fixed part for optical modulation, to prevent a defective from being produced, and to prevent the man-hour for film formation from increasing.

SOLUTION: A projection member 11 projecting from the surface of a substrate 10 is formed, a film is formed over it to form the fixed part 13 for optical modulation, a sacrifice layer 14, and the movable part 15 for optical modulation in order, and on the fixed part 13 for optical modulation, a spacer 21

conforming with the shape of the projection member

11 is formed. A hinge which supports the movable part 15 is so shaped that as the movable part 15 for optical modulation moves toward the fixed part 13 for optical modulation, the movable part 15 is guided to shift in position in a plane parallel to the surface of the substrate 10. Consequently, the spacer 21 is made not to enter a recessed part 22 of the movable part 15 by the projection member 11 and the movable part 15 is avoided coming into contact with the fixed part 13 by the spacer 21.



Partial Translation of Reference 1

Jpn. Pat. Appln. KOKAI Publication No. 2003-195189

Filing No.: 2001-391866

Filing Date: December 25, 2001

Applicant: Fuji Photo Film Co., Ltd.

Priority: Not Claimed

KOKAI Date: July 9, 2003

Request for Examination: Not filed

Int.Cl.: G02B 26/02

B81B 3/00

B81C 1/00

---

Column 7, Line 44 to Column 9, Line 6

[0033]

[Embodiment of Present Invention] An embodiment of the present invention will now be described in detail with reference to the accompanying drawings. FIG. 1 shows the processes in which the light modulation device of the first embodiment of the present invention is manufactured. FIG. 1 shows a device portion corresponding to only one pixel, but the optical modulation device 1 of the embodiment is a spatial modulation device having a plurality of pixels arranged in a two-dimensional matrix pattern.

[0034] The processes in which the light modulation device is fabricated will be described. First of all, projected members 11 made of SiO<sub>2</sub> and used for providing spacers are formed on a glass substrate 10, as shown in FIG. 1(1). The projected members 11 are formed by ordinary lithography, etching or liftoff process. In the present embodiment, four projected members each of which is substantially cylindrical are provided in such a manner that the line segments connecting them describe a square, for example.

[0035] Next, the substrate is overlaid with a lower transparent conductive film 12 (functioning as an electric field-applying electrode), a lower dielectric multi-layered film 13 (functioning as a stationary portion for light modulation),

sacrificial layer 14, an upper dielectric multi-layered film 15 (functioning as a movable portion for light modulation), and an upper transparent conductive film 16 (functioning as an electric field-applying electrode), as shown in FIG. 1(2). These films are formed in the order mentioned. The transparent conductive films 12 and 16 are made of ITO, for example. Each of the dielectric multi-layered films 13 and 15 is a laminated film comprising  $\text{TiO}_2/\text{SiO}_2$ ,  $\text{HfO}_x$ ,  $\text{ZrO}_x$ , or a single-layer film of one of these materials. The sacrificial layer 14 is made of Al, for example.

[0036] The films described above are preferably formed by use of a film forming method that has a high degree of anisotropy in the vertical direction (i.e., the direction perpendicular to the surfaces of the substrate 10), so that the shapes of the projected members 11 can be accurately traced. For example, resistance heating or EB deposition is preferably used. Formed in such a method, each of the lower transparent conductive film 12, lower dielectric multi-layered film 13, sacrificial layer 14, upper dielectric multi-layered film 15 and upper transparent conductive film 16 has a stepped portion conforming to the shape of the projected members 11 (the stepped portion is depressed in the lower surfaces and is raised in the upper surfaces).

[0037] As shown in FIG. 1(3), the side portions of the upper transparent conductive film 16, upper dielectric multi-layered film 15 and sacrificial layer 14 are removed by dry etching. A gas containing Cl, a gas containing F and a gas containing Cl are sequentially used as etching gases, so that the etching stops when the lower dielectric multi-layered film 13 has been exposed.

[0038] As shown in FIG. 1(4), a pair of support columns 17 formed of  $\text{SiO}_2$  are formed in the region from which the upper transparent conductive film 16, the upper dielectric multi-layered film 15 and the sacrificial layer 14 are removed by etching. The support columns 17 are formed by liftoff or etching.

[0039] As shown in FIG. 1(5), resist is coated over the resultant structure by spin coating. Subsequently, the support columns 17 and the upper transparent conductive film 16 are exposed by ashing or by use of an alkali

solution (developing solution).

[0040] Then, as shown in FIG. 1(6), the upper transparent conductive film 16 is coupled to the two support columns 17 by means of hinges 19. The hinges 19 are, for example, a planar type, as shown in FIG. 3, and can be formed by ordinary lithography. The hinges 19 are made of Ta, but may be made of another material as long as it does not dissolve in the etching solution used for the wet etching of the sacrificial layer 14. In the present embodiment, the hinges 19 are also used as wiring layers that apply power to the upper transparent conductive electrode 16.

[0041] The hinges 19 are formed along the top surface of the resist 18. In other words, the top surface of the resist 18 serves as a support surface when the hinges 19 are formed. Thus, the hinges 19 can be easily formed.

[0042] As shown in FIG. 1(7), the resist 18 is removed by ashing, and subsequently the sacrificial layer 14 is removed by wet etching. As a result, the light modulation element 1 of the embodiment can be completed.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-195189

(P2003-195189A)

(43) 公開日 平成15年7月9日(2003.7.9)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	キーワード(参考)
G 0 2 B 26/02		G 0 2 B 26/02	A 2 H 0 4 1 E
B 8 1 B 3/00		B 8 1 B 3/00	
B 8 1 C 1/00		B 8 1 C 1/00	

審査請求 未請求 請求項の数10 O L (全 10 頁)

(21) 出願番号 特願2001-391866(P2001-391866)

(22) 出願日 平成13年12月25日(2001.12.25)

(71) 出願人 000005201

富士写真フイルム株式会社

神奈川県南足柄市中沼210番地

(72) 発明者 鶴間 功

神奈川県足柄上郡開成町宮台798番地 富

士写真フイルム株式会社内

(74) 代理人 100073184

弁理士 柳田 征史 (外1名)

Fターム(参考) 2H041 AA05 AB00 AB15 AC06 AZ01

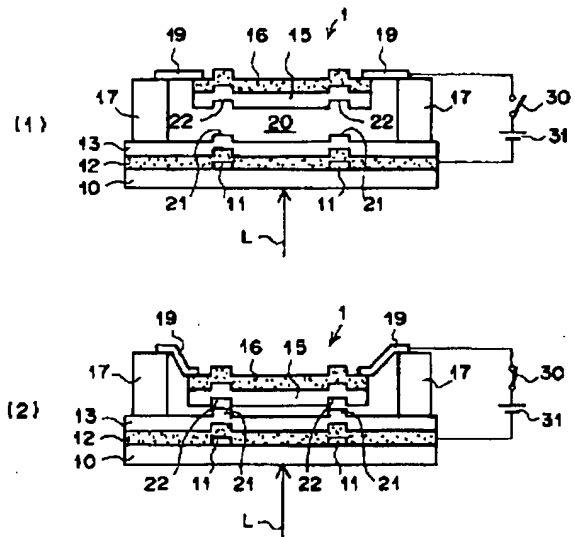
AZ08

(54) 【発明の名称】 光変調素子およびその作製方法

(57) 【要約】

【課題】 光変調用可動部を光変調用固定部に対して離間、近接させることによって光変調する素子において、スティッキングの発生を防止するとともに、不良品の発生や、成膜に係る工数の増加を防止する。

【解決手段】 基板10の表面から突出した突部材11を形成し、その上から成膜を行なって光変調用固定部13、犠牲層14および光変調用可動部15をこの順に形成し、光変調用固定部13の上に、突部材11の形状に倣ったスペーサ21を形成する。そして光変調用可動部15を支持するヒンジ19を、光変調用可動部15が光変調用固定部13に離間した位置から近接位置に移動するのに伴って、この可動部15を基板10の表面と平行な面内での位置を変えるように案内する形状とする。それにより、突部材11による可動部15の凹部22にスペーサ21が入り込まないようにし、該スペーサ21により可動部15が固定部13に密着することを回避する。



## 【特許請求の範囲】

## 【請求項1】 基板と、

この基板と一体化された光変調用固定部と、  
この固定部から離れた離間位置と、それよりも該固定部に近付いた近接位置との間で移動自在とされた光変調用可動部と、

この可動部を前記基板側に支持するヒンジと、

前記近接位置にある可動部を固定部から浮かせるスペーサと、

前記可動部を静電力によって移動させる電界を加えるための電極とを有し、

前記可動部および固定部を透過あるいはそこで反射する光を、該可動部と固定部との距離に応じて変調する光変調素子を作製する方法であって、

前記基板の表面から突出した突部材を形成し、

その上から基板上に成膜を行なって前記固定部、犠牲層および可動部をこの順に形成し、

次に前記ヒンジを、前記可動部が前記離間位置から近接位置に移動するのに伴って、この可動部を前記基板の表面と平行な面内での位置を変えるように案内する形状に形成し、

その後前記犠牲層を除去して、前記固定部と可動部とを離間させる空隙および、前記突部材の上に前記固定部の材料が成膜されてなるスペーサを形成することを特徴とする光変調素子の作製方法。

【請求項2】 前記突部材を形成した後、その上に成膜を行なって前記電極の一つとしての下部電極、前記固定部、犠牲層、可動部および前記電極の一つとしての上部電極をこの順に形成することを特徴とする請求項1記載の光変調素子の作製方法。

【請求項3】 前記固定部、犠牲層および可動部を形成した後、それらの外側において前記基板上に支柱を形成し、

この支柱と、前記固定部、犠牲層および可動部との間にレジストを充填させ、

次にこのレジストの上端面に沿って前記支柱と可動部とを連絡するヒンジを形成し、

その後前記犠牲層およびレジストを除去することを特徴とする請求項1または2記載の光変調素子の作製方法。

## 【請求項4】 基板と、

この基板と一体化された光変調用固定部と、

この固定部から離れた離間位置と、それよりも該固定部に近付いた近接位置との間で移動自在とされた光変調用可動部と、

この可動部を前記基板側に支持するヒンジと、

前記近接位置にある可動部を固定部から浮かせるスペーサと、

前記可動部を静電力によって移動させる電界を加えるための電極とを有し、

前記可動部および固定部を透過あるいはそこで反射する

光を、該可動部と固定部との距離に応じて変調する光変調素子において、

前記スペーサが、前記突部材の上に前記固定部の材料が成膜されてなり、

前記可動部の基板側を向く面に、該可動部が前記離間位置にある状態で前記スペーサに整合する凹部が形成されており、

前記ヒンジが、前記可動部が前記離間位置から近接位置に移動するのに伴って、この可動部を前記基板の表面と平行な面内での位置を変えるように案内する形状とされていることを特徴とする光変調素子。

【請求項5】 前記固定部と基板との間に、前記電極の一つとしての下部電極が形成されるとともに、前記可動部の上側に前記電極の一つとしての上部電極が形成されていることを特徴とする請求項4記載の光変調素子。

【請求項6】 前記前記ヒンジが、前記可動部が前記離間位置から前記近接位置に移動するのに伴って、該可動部を前記基板の表面と平行な面内で旋回させる形状とされていることを特徴とする請求項4または5記載の光変調素子。

【請求項7】 前記前記ヒンジが、前記可動部が前記離間位置から前記近接位置に移動するのに伴って、該可動部を前記基板の表面と平行な方向に平行移動させる形状とされていることを特徴とする請求項4または5記載の光変調素子。

【請求項8】 前記突部材が導電性部材から形成されて、前記電極を兼ねていることを特徴とする請求項4から7いずれか1項記載の光変調素子。

【請求項9】 前記突部材が、前記可動部と対応する位置よりも外側に延びた部分を有し、この部分が、変調される光の範囲を規定する遮光部材として作用することを特徴とする請求項4から8いずれか1項記載の光変調素子。

【請求項10】 前記固定部および可動部の組み合わせが複数、1次元あるいは2次元アレイ状に並設されていることを特徴とする請求項4から9いずれか1項記載の光変調素子。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は光変調素子に関し、特に詳細には、基板に固定された光変調用固定部に対して離間、近接するように移動する光変調用可動部を備え、これらの固定部および可動部を透過あるいはそこで反射する光を、それら両者間の距離に応じて変調する光変調素子に関するものである。

【0002】また本発明は、上述のような光変調素子を作製する方法に関するものである。

## 【0003】

【従来の技術】従来、特に1次元あるいは2次元的な広がりをもつ光を空間変調する光変調素子として、基板

と一体化された光変調用固定部と、それに対して離れた離間位置と、それよりも固定部に近付いた近接位置との間で移動する光変調用可動部との組合わせをマトリクス状に配列して備え、これらの固定部および可動部を透過あるいはそこで反射する光を、それら両者間の距離に応じて変調する光変調素子が公知となっている。

【0004】具体的には、例えば特開平11-254752号公報に示されるように、透明基板の上に固定部としての誘電体多層膜を形成するとともに、可動部として別の誘電体多層膜を設け、透明基板から両誘電体多層膜側に透過させる光を、これら両誘電体多層膜間の距離を変えて干渉状態を変化させることにより変調する光変調素子が知られている。図6は、この従来の光変調素子の一例を示すものである。図示のようにこの光変調素子は、例えばガラスからなる透明基板1と、この透明基板1の上に形成された例えばITOからなる下部透明導電膜2と、この透明導電膜2の上に形成された例えばSiO<sub>2</sub>およびTiO<sub>2</sub>からなる下部誘電体多層膜3と、その上に形成されて周囲四方が囲われた空間を画成する例えばSiO<sub>2</sub>からなる支柱4と、この支柱4の上部に周辺部が固定された例えばSiO<sub>2</sub>およびTiO<sub>2</sub>からなる上部誘電体多層膜5と、その上に形成された例えばITOからなる上部透明導電膜6とを備えてなるものである。

【0005】この光変調素子において上部誘電体多層膜5は、下部透明導電膜2と上部透明導電膜6との間に電界が印加されない状態では同図(1)に示すように基板1から離れた離間位置を取り、電界が印加されると静電力を受けて同図(2)に示すように基板1側の下部誘電体多層膜3に密着した近接位置を取る。このように上部誘電体多層膜5が離間位置にある場合と近接位置にある場合とでは、基板1から上部誘電体多層膜5側に透過させる光Lの誘電体多層膜3および5における干渉状態が変化するので、上部誘電体多層膜5から出射する光の強度を電界印加の有無に応じて変調可能となる。

【0006】また同公報には、基板を透明部材から形成して導光板とするとともに、その一表面に光変調用固定部としての透明電極を形成し、導光板の両表面間を全反射しながら進行する光を変調用可動部としての可撓薄膜を透明電極に密着させることによってこの可撓薄膜側に伝搬させ、可撓薄膜を導光板から離間させることによってこの光伝搬を絶つようにした光変調素子も示されている。

【0007】また特開平11-237563号公報には、基板上に光変調用固定部としての第1のミラーを形成するとともに、それに対面させて光変調用可動部としてスリット状の開口を有する第2のミラーを設け、第1のミラーに照射させた光を、第2のミラーと第1のミラーとの距離を変えて第2のミラーによる反射回折を制御することによって変調する光変調素子が開示されてい

る。

【0008】なおこれらの光変調素子においては通常、可動部を静電力によって移動させる電界を加えるための1対の電極が基板側および可動部側に設けられ、これらの電極を介した電界印加によって可動部が前記離間位置から近接位置に移動されるようになっている。

【0009】上述のような光変調素子は、1つの光変調用固定部および可動部の組み合わせ毎に、そこを透過あるいはそこで反射する光を変調可能であるから、微小に形成したこの組み合わせを1画素として1次元あるいは2次元マトリクス状に配列することにより、光の空間変調に好適に利用され得るものとなっている。

【0010】

【発明が解決しようとする課題】しかし、上記のような固定部と可動部とを備えてなる光変調素子においては、可動部が固定部に密着したままになる、いわゆるスティッキングという現象が生じることがある。前述した特開平11-237563号公報には、このスティッキングの発生を防止する構造も記載されている。その構造は、基板側に可動部を受け止めるスペーサを設けて、可動部が固定部に全面的に密着しないようにしたものである。

【0011】図7は、このスペーサを図6の光変調素子に適用した構成を示すものである。ここで同図の(1)、(2)はそれぞれ、下部透明導電膜2と上部透明導電膜6との間に電界が印加されない状態、電界が印加された状態を示している。同図(2)に示されるように電界印加時に上部誘電体多層膜5は、スペーサ7を介して下部誘電体多層膜3に近接した状態となるので、上部誘電体多層膜5が下部誘電体多層膜3に密着したままになることを防止できる。

【0012】しかし従来は、基板側に配される上記下部誘電体多層膜3等の固定部を形成してからその上にスペーサを形成し、次いでこの固定部およびスペーサとの間に空隙を置いて上部誘電体多層膜5等の可動部を形成するようにしていたので、スペーサを形成する際に生じた微細なパーティクルが上記空隙内に残ることがあった。こうして残ったパーティクルは、その後の可動部等を形成するリソグラフィ工程において生成膜に欠陥を与える等の悪影響を及ぼし、結果的に光変調素子作製の歩留まり低下を招いていた。

【0013】また特に、上述のように固定部および可動部が共に多層膜からなる場合は、一旦成膜工程によって固定部を形成してからスペーサを形成し、次いで再度成膜工程によって可動部を形成する、というように成膜工程を2回に分けて行なうことから工数が増えて、それが光変調素子のコストアップを招くという問題も認められていた。

【0014】本発明は上記の事情に鑑みてなされたものであり、スペーサを設けることによって可動部のスティッキングの発生を防止可能で、しかもスペーサを形成す

ることによる不良品の発生や、成膜に係る工数の増加も防止できる光変調素子およびその作製方法を提供することを目的とする。

【0015】

【課題を解決するための手段】本発明による光変調素子の作製方法は、前述したように、基板と、この基板と一体化された光変調用固定部と、この固定部から離れた離間位置と、それよりも該固定部に近付いた近接位置との間で移動自在とされた光変調用可動部と、この可動部を前記基板側に支持するヒンジと、前記近接位置にある可動部を固定部から浮かせるスペースと、前記可動部を静電力によって移動させる電界を加えるための電極とを有し、前記可動部および固定部を透過あるいはそこで反射する光を、該可動部と固定部との距離に応じて変調する光変調素子を作製する方法であって、前記基板の表面から突出した突部材を形成し、その上から基板上に成膜を行なって前記固定部、犠牲層および可動部をこの順に形成し、次に前記ヒンジを、前記可動部が前記離間位置から近接位置に移動するのに伴って、この可動部を前記基板の表面と平行な面内での位置を変えるように案内する形状に形成し、その後前記犠牲層を除去して、前記固定部と可動部とを離間させる空隙および、前記突部材の上に前記固定部の材料が成膜されてなるスペースを形成することを特徴とするものである。

【0016】なお、この本発明による光変調素子の作製方法においては、前記突部材を形成した後、その上に成膜を行なって前記電極の一つとしての下部電極、前記固定部、犠牲層、可動部および前記電極の一つとしての上部電極をこの順に形成することが好ましい。

【0017】また、この本発明による光変調素子の作製方法においては、前記固定部、犠牲層および可動部を形成した後、それらの外側において前記基板上に支柱を形成し、この支柱と、前記固定部、犠牲層および可動部との間にレジストを充填させ、次にこのレジストの上端面に沿って前記支柱と可動部とを連絡するヒンジを形成し、その後前記犠牲層およびレジストを除去することが望ましい。

【0018】一方本発明による光変調素子は、基板と、この基板と一体化された光変調用固定部と、この固定部から離れた離間位置と、それよりも該固定部に近付いた近接位置との間で移動自在とされた光変調用可動部と、この可動部を前記基板側に支持するヒンジと、前記近接位置にある可動部を固定部から浮かせるスペースと、前記可動部を静電力によって移動させる電界を加えるための電極とを有し、前記可動部および固定部を透過あるいはそこで反射する光を、該可動部と固定部との距離に応じて変調する光変調素子において、前記スペースが、前記突部材の上に前記固定部の材料が成膜されてなり、前記可動部の基板側を向く面に、該可動部が前記離間位置にある状態で前記スペースに整合する凹部が形成されて

おり、前記ヒンジが、前記可動部が前記離間位置から近接位置に移動するのに伴って、この可動部を前記基板の表面と平行な面内での位置を変えるように案内する形状とされていることを特徴とするものである。

【0019】なお、この本発明による光変調素子においては、前記固定部と基板との間に、前記電極の一つとしての下部電極が形成されるとともに、前記可動部の上側に前記電極の一つとしての上部電極が形成されていることが望ましい。

【0020】また上記のヒンジとしては、前記可動部が前記離間位置から前記近接位置に移動するのに伴って、該可動部を基板の表面と平行な面内で旋回させる形状とされたものや、上記の移動に伴って可動部を基板の表面と平行な方向に平行移動させる形状とされたものを採用することができる。

【0021】他方上記の突部材は、導電性部材から形成されて、前記電極を兼ねていることが望ましい。またこの突部材は、可動部と対応する位置よりも外側に延びた部分を有し、この部分が、変調される光の範囲を規定する遮光部材として作用することが望ましい。

【0022】また本発明の光変調素子においては、前記固定部および可動部の組み合わせが複数、1次元あるいは2次元アレイ状に並設されていることが望ましい。

【0023】

【発明の効果】本発明による光変調素子の作製方法においては、表面に突部材が形成された基板の上に成膜を行なって固定部、犠牲層および可動部をこの順に形成するようにしているから、犠牲層を除去して光変調素子を完成させると、基板上には上記突部材の上に固定部の材料が成膜されてなるスペースが形成され、一方可動部の基板側を向く面には、上記突部材の（つまりスペースの）凸形状に倣った凹部が形成されることになる。

【0024】この状態で、仮に、可動部を基板の表面と平行な面内での位置を変えることなく基板側の固定部に近接させれば、スペースは可動部の上記凹部に入り込んでしまうので、スペースとしての作用を果たすことができない。しかし本発明の方法においては、ヒンジを、可動部が前記離間位置から近接位置に移動するのに伴って、この可動部を基板の表面と平行な面内での位置を変えるように案内する形状に形成しているから、この方法によって作製された本発明の光変調素子においては、可動部が上記近接位置に移動した際に、スペースが可動部の上記凹部に入り込むことがない。そこでスペースは、上記近接位置に移動した可動部を固定部に密着させないというスペース本来の作用を果たし、それにより前述のスティッキングが防止される。

【0025】そして、本発明による光変調素子の作製方法においては、上記のように表面に突部材が形成された基板の上に成膜を行なって固定部、犠牲層および可動部をこの順に形成するようにしているから、成膜工程が1



回にまとめて行なわれ、それにより工数を少なくして、光変調素子のコストダウンが達成される。

【0026】また、スペーサを形成するための突部材を基板に形成した後、成膜工程を1回にまとめて行なうようにしているので、突部材を形成する際に生じたパーティクルが犠牲層除去によって形成される空隙内に残るようなことがなく、このパーティクルに起因する不良品の発生を抑えて光変調素子作製の歩留まりを高めることができる。

【0027】なお、この本発明による光変調素子の作製方法において、前記突部材を形成した後、その上に成膜を行なって下部電極、前記固定部、犠牲層、可動部および上部電極をこの順に形成する場合は、1回にまとめた成膜工程によって電界印加用の1対の電極も形成できるので、工数を抑える効果がより顕著なものとなる。

【0028】また、この本発明による光変調素子の作製方法において、前述のような支柱を形成し、この支柱と、前記固定部、犠牲層および可動部との間に充填させたレジストの上端面に沿って支柱と可動部とを連絡するヒンジを形成する場合は、レジスト上端面をヒンジ形成の際の支持面として利用することができ、それによりヒンジを容易に作製可能となる。

【0029】また本発明による光変調素子において、前述の突部材が導電性部材から形成されて電極を兼ねている場合は、この電極を別途形成する必要がなくなり、それによってコストダウンの効果が得られる。

【0030】さらにこの突部材が、可動部と対応する位置よりも外側に延びた部分を有し、この部分が、変調される光の範囲を規定する遮光部材として作用している場合は、そのような遮光部材を別途形成する必要がなく、それによってこの場合もコストダウンが実現される。

【0031】なおこの種の光変調素子において、被変調光は1つの固定部と可動部との組み合わせ毎に変調されるが、動く可動部の外側に、光が通過可能な間隙が生じることが避けられない。そのような間隙を通して変調されない光が洩れ出ることを防ぐためには、上述のような遮光部材を設置することが必須となる。

【0032】また本発明の光変調素子において、前記固定部および可動部の組み合わせが複数、1次元あるいは2次元アレイ状に並設されている場合には、それらの組み合わせ1つを1画素として、光を空間変調することが可能となる。そのような空間光変調素子は、画像の記録あるいは表示に好適に利用され得るものとなる。

【0033】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を詳細に説明する。図1は、本発明の第1の実施形態による光変調素子1を作製する工程を順を追って示すものである。なおここでは、1画素となる部分について示してあるが、本実施の形態の光変調素子1は、この1画素となる部分が2次元マトリクス状に配列されて

空間変調素子として形成されたものである。

【0034】以下、この光変調素子1を作製する工程を説明する。まず同図(1)に示すようにガラス基板10の上に、スペーサを形成するための $\text{SiO}_2$ からなる突部材11を、通常のリソグラフィおよび、エッチングあるいはリフトオフによって形成する。本例においてこの突部材11は、それぞれ概略円柱状として4個形成され、一例としてそれらを結ぶ線分が正方形となる状態に配設される。

【0035】次いでその上に、同図(2)に示すように、電界印加用電極としての下部透明導電膜12、光変調用固定部としての下部誘電体多層膜13、犠牲層14、光変調用可動部としての上部誘電体多層膜15、および電界印加用電極としての上部透明導電膜16をこの順に成膜する。なお透明導電膜12および16は例えばITOから、誘電体多層膜13および15は例えば $\text{TiO}_2/\text{SiO}_2$ 、 $\text{HfO}_2$ 、 $\text{ZrO}_2$ 等の積層膜あるいはその単層膜から、そして犠牲層14はAl等から形成される。

【0036】またこれらの成膜には、上記突部材11の形状を正確にトレースするために、垂直方向（基板10の表面と直角な方向）に異方性の高い成膜方法、例えば抵抗加熱法やEB蒸着法を適用するのが望ましい。それにより下部透明導電膜12、下部誘電体多層膜13、犠牲層14、上部誘電体多層膜15、および上部透明導電膜16には、突部材11の形状に倣った段部（下面側では凹部で、上面側では凸部となる）が形成される。

【0037】次に同図(3)に示すように、上部透明導電膜16から犠牲層14までの側方部分をドライエッチングにより除去する。このとき、エッチングガスとしてCl系、F系、Cl系のものを順に使用することにより、下部誘電体多層膜13でエッチングストップさせる。

【0038】次に同図(4)に示すように、エッチング除去された上部透明導電膜16、上部誘電体多層膜15および犠牲層14の部分に、例えばリフトオフあるいはエッチングにより、 $\text{SiO}_2$ からなる1対の支柱17を形成する。

【0039】次に同図(5)に示すように、通常のスピン塗布によってレジストを塗布した後、アッシングあるいはアルカリ溶液（現像液）により、支柱17および上部透明導電膜16の表面を露出させる。

【0040】次に同図(6)に示すように、2本の支柱17にヒンジ19を介して上部透明導電膜16を連結する。このヒンジ19は、一例として図3に示す平面形状を有するものであり、通常のリソグラフィによって形成される。またその材料は例えばTaとされるが、後述する犠牲層14のウェットエッチングに用いられるエッチング液に溶解しないものであれば、その他の材料が用いられてもよい。なお本実施の形態ではこのヒンジ19が、上部透明導電膜16に給電する配線としても利用される。

【0041】ここで上記ヒンジ19は、レジスト18の上端面に沿って形成される。つまり、この上端面がヒンジ形

成上の支持面として利用されるので、ヒンジ19を容易に作製可能となる。

【0042】次に同図(7)に示すように、上記レジスト18をアッシングにより除去し、その後ウェットエッチングにより犠牲層14を除去すると、本実施の形態の光変調素子1が完成する。

【0043】図2には、この完成した光変調素子1の側断面形状を示してある。図示されるようにこの光変調素子1は、基板10上に下部透明導電膜12および下部誘電体多層膜13からなる下部構造が形成されるとともに、上部誘電体多層膜15および上部透明導電膜16からなる上部構造が、上記下部構造と対面する状態にして支柱17およびヒンジ19により基板10上に支持されてなる。

【0044】上記下部構造と上部構造との間には、犠牲層14を除去したことによって空隙20が形成されている。そして下部誘電体多層膜13の上面には、前記突部材11の形状に倣って上方に突出した4個のスペーサ21が形成され、また上部誘電体多層膜15の下面には、同じく突部材11の形状に倣って凹んだ4個の凹部22が形成されている。

【0045】この光変調素子1において下部透明導電膜12と上部透明導電膜16の間には、ヒンジ19およびスイッチ30を介して、直流電源31から電界が印加されるようになっている。図2の(1)、(2)はそれぞれ、この電界が印加されない時の状態、電界が印加された時の状態を示している。

【0046】空間変調される光Lは、この光変調素子1に対して基板10側から入射される。図2(1)に示す電界非印加時に、上部誘電体多層膜15は下部誘電体多層膜13から離れた位置(離間位置)を取る。なお、このとき上部誘電体多層膜15は上部透明導電膜16と一体化されており、この上部透明導電膜16の平面形状を図3の(1)に示してある。それに対して、下部透明導電膜12と上部透明導電膜16との間に電界が印加されると、上部誘電体多層膜15は静電力を受けて下部誘電体多層膜13側に引き付けられ、同図(2)に示すように下部誘電体多層膜13に近接した位置(近接位置)を取る。

【0047】上部誘電体多層膜15が上記離間位置と近接位置にある状態では、それと下部誘電体多層膜13との間の距離が変化することにより、それらによる光Lの干渉状態が変化する。つまり、上部誘電体多層膜15と下部誘電体多層膜13との間で往復する光Lが干渉によって互いに強め合い、あるいは弱め合うようになる。そこで、上部透明導電膜16から図中上方に射出する光Lの強度が、上記電界印加の有無に応じて変調される。

【0048】ここで、電界印加時に下部誘電体多層膜13に近接した上部誘電体多層膜15には、下部誘電体多層膜13の上面から突出している4個のスペーサ21が当接するので、該上部誘電体多層膜15は下部誘電体多層膜13に全面的に密着することがない。そこで、上部誘電体多層膜

15が下部誘電体多層膜13に密着したままになる、いわゆるスティッキングが発生することが防止される。

【0049】なお、下部誘電体多層膜13のスペーサ21と上部誘電体多層膜15の凹部22は、ともに前記基板10上の突部材11に倣って形成されたものであるから、電界が印加されない時、これらのスペーサ21と凹部22は互いに整合した位置にある。したがって、電界印加時に仮に上部誘電体多層膜15がそのまま真っ直ぐに下降したとすると、その凹部22にスペーサ21が入り込んでしまうので、スペーサ21はスペーサとして作用し得ない。

【0050】しかし本実施の形態においては、上部誘電体多層膜15および上部透明導電膜16を支持するヒンジ19が図3のような平面形状を有するものとされているので、上部誘電体多層膜15が上部透明導電膜16とともに下部誘電体多層膜13側に引き付けられると、上部誘電体多層膜15および上部透明導電膜16は基板10の表面と平行な面内で旋回して、図3の(2)に示す位置を取る。このように上部誘電体多層膜15が旋回すると、その凹部22がスペーサ21と整合しない位置にずれるので、スペーサ21は上部誘電体多層膜15の下面の凹部22以外の部分に当接し、該上部誘電体多層膜15を下部誘電体多層膜13から離すスペーサとしての作用を果たす。

【0051】そして本実施の形態では、基板10の上に突部材11を形成した後、その上に下部透明導電膜12、下部誘電体多層膜13、犠牲層14、上部誘電体多層膜15および上部透明導電膜16をこの順に成膜するようにしているから、成膜工程が1回にまとめて行なわれ、それにより工数を少なくして、光変調素子1のコストダウンが達成される。特にこの場合は、1回にまとめた成膜工程によって電界印加用の透明導電膜12および16も形成しているので、工数を抑える効果がより顕著なものとなっている。

【0052】また、スペーサを形成するための突部材11を基板10に形成した後、成膜工程を1回にまとめて行なうようにしているので、突部材11を形成する際に生じたパーティクルが犠牲層除去によって形成する空隙20の中に残るようなことがなく、このパーティクルに起因する不良品の発生を抑えて光変調素子作製の歩留まりを高めることができる。

【0053】なお上部誘電体多層膜15および上部透明導電膜16を支持するヒンジとしては、図3に示したものの他に、図4に示すような形状を有するヒンジ19'を採用することもできる。なおこの図4は図3と同様に、(1)が電界非印加時の状態を、(2)が電界印加時の状態を示している。

【0054】この図4のヒンジ19'は、軸Rの周りを捻るように回転可能な4本のアーム部で支柱17に固定されたものであり、このヒンジ19'に支持された上部誘電体多層膜15および上部透明導電膜16が電界印加時に下側つまり基板10側に(図2参照)移動すると、それらの上部誘電体多層膜15および上部透明導電膜16を図4(2)に示

ように、図中の上方に平行移動させるように案内する。それによりこの場合も、電界印加時には凹部22がスペーサ21と整合しない位置にずれるようになる。

【0055】次に図5を参照して、本発明の第2の実施形態による光変調素子40について説明する。同図は、この光変調素子40を作製する工程を順を追って示している。なおここでも、1画素となる部分について示しているが、本実施の形態の光変調素子40は、この1画素となる部分が2次元マトリクス状に配列されて空間変調素子として形成されたものである。

【0056】まず同図(1)に示すようにガラス基板10の上に、スペーサを形成するための1対の突部材41を、通常のリソグラフィおよび、エッチングあるいはリフトオフによって形成する。本例においてこの突部材41は、電界印加用の下部電極としても作用するものであり、CrやCr/Auから形成される。

【0057】次いでその上に、同図(2)に示すように、光変調用固定部としての下部誘電体多層膜13、犠牲層14、光変調用可動部としての上部誘電体多層膜15をこの順に成膜する。なお誘電体多層膜13および15は例えばTiO<sub>2</sub>/SiO<sub>2</sub>、HfO<sub>2</sub>、ZrO<sub>2</sub>等から、そして犠牲層14はAl等から形成される。このとき下部誘電体多層膜13、犠牲層14および上部誘電体多層膜15には、突部材41の形状に倣った段部が形成される。

【0058】次に同図(3)に示すように、上部誘電体多層膜15、犠牲層14および下部誘電体多層膜13の側方部分をドライエッチングにより除去する。このとき、エッチング液としてF系、Cl系、F系のものを順に使用する。

【0059】次に同図(4)に示すように、エッチング除去された上部誘電体多層膜15、犠牲層14および下部誘電体多層膜13の部分に、例えばリフトオフあるいはエッチングにより、SiO<sub>2</sub>からなる1対の支柱17を形成する。

【0060】次に同図(5)に示すように、上部誘電体多層膜15、犠牲層14および下部誘電体多層膜13と支柱17との間の隙間にレジスト18を充填させる。次に同図(6)に示すように、2本の支柱17にヒンジ19を介して上部誘電体多層膜15と連結する。このヒンジ19は、例えば図3に示したものを適用することができ、通常のフォトリソグラフィによって形成される。またその材料は例えばTaとされるが、犠牲層14のウェットエッチングに用いられるエッチング液に溶解しないものであれば、その他の材料が用いられてもよい。なお本実施の形態ではこのヒンジ19が、電界印加用の上部電極としても利用される。

【0061】次に同図(7)に示すように、上記レジスト18をアッシングにより除去し、その後ウェットエッチングにより犠牲層14を除去すると、本実施の形態の光変調素子40が完成する。図示されるようにこの光変調素子40は、基板10上に電界印加用電極としても作用する突部材

41および下部誘電体多層膜13からなる下部構造が形成されるとともに、電界印加用電極としても作用するヒンジ19および上部誘電体多層膜15からなる上部構造が、ヒンジ19自身および支柱17により基板10上に支持されてなる。

【0062】上記下部構造と上部構造との間には、犠牲層14を除去したことによって空隙20が形成されている。そして下部誘電体多層膜13の左右両端部の上面には、前記突部材41の形状に倣って上方に突出した2個のスペーサ42が形成され、また上部誘電体多層膜15の下面には、同じく突部材41の形状に倣って凹んだ2個の凹部43が形成されている。

【0063】この光変調素子40において突部材41とヒンジ19の間には、図2に示したものと同様のスイッチ30および直流電源31（ともに図示せず）を用いて電界が印加されるようになっている。そしてこの場合も、第1の実施形態の光変調素子1におけるのと同様にして、この電界印加の有無に応じて光変調がなされる。

【0064】ここで、電界印加によって下部誘電体多層膜13に近接した上部誘電体多層膜15には、下部誘電体多層膜13の上面から突出している2個のスペーサ42が当接するので、該上部誘電体多層膜15は下部誘電体多層膜13に全面的に密着することがない。そこで、上部誘電体多層膜15が下部誘電体多層膜13に密着したままになる、いわゆるスティッキングが発生することが防止される。

【0065】なお、下部誘電体多層膜13のスペーサ42と上部誘電体多層膜15の凹部43は、ともに前記基板10上の突部材41に倣って形成されたものであるから、電界が印加されない時、これらのスペーサ42と凹部43は互いに整合した位置にある。したがって、電界印加時に仮に上部誘電体多層膜15がそのまま真っ直ぐに下降したとすると、その凹部43にスペーサ42が入り込んでしまうので、スペーサ42はスペーサとして作用し得ない。

【0066】しかし本実施の形態においても、上部誘電体多層膜15を支持するヒンジ19が図3のような平面形状を有するものとされているので、上部誘電体多層膜15が下部誘電体多層膜13側に引き付けられると、上部誘電体多層膜15は基板10の表面と平行な面内で旋回する。それにより、上部誘電体多層膜15の凹部43がスペーサ42と整合しない位置にずれるので、スペーサ42は上部誘電体多層膜15の下面の凹部43以外の部分に当接し、該上部誘電体多層膜15を下部誘電体多層膜13から離すスペーサとしての作用を果たす。

【0067】また本実施の形態でも、基板10の上に突部材41を形成した後、その上に下部誘電体多層膜13、犠牲層14および上部誘電体多層膜15をこの順に成膜するようにしているから、成膜工程が1回にまとめて行なわれ、それにより工数を少なくして、光変調素子40のコストダウンが達成される。

【0068】また、スペーサを形成するための突部材41

を基板10に形成した後、成膜工程を1回にまとめて行うようにしているので、突部材41を形成する際に生じたパーティクルが犠牲層除去によって形成する空隙20の中に残るようなことがなく、このパーティクルに起因する不良品の発生を抑えて光変調素子作製の歩留まりを高めることができる。

【0069】また本実施の形態では、突部材41が導電性部材から形成されて電界印加用の電極を兼ねているから、この電極を別途形成する必要がなくなり、それによってコストダウンの効果が得られる。

【0070】さらに本実施の形態では、突部材41が、上部誘電体多層膜15と対応する位置よりも外側に延びた部分を有し、この部分が、変調される光の範囲を規定する遮光部材として作用する。そこで本実施の形態では、そのような遮光部材を別途形成する必要がなく、それによるコストダウンの効果も得られる。

【0071】以上、光変調用固定部としての下部誘電体多層膜13と、光変調用可動部としての上部誘電体多層膜15との間の距離を変えることによって、それらを透過する光の干渉状態を変化させて光変調するように構成された光変調素子1、40について説明したが、本発明は、光変調用固定部および光変調用可動部がそれ以外の構造を有する光変調素子に対しても同様に適用可能である。

【図面の簡単な説明】

【図1】本発明の第1の実施形態による光変調素子を作製する工程を示す概略図

【図2】本発明の第1の実施形態による光変調素子の電界非印加時の状態(1)と電界印加時の状態(2)を示す側断面\*

# \* 面図

【図3】図2の光変調素子に形成されたヒンジの電界非印加時の状態(1)と電界印加時の状態(2)を示す平面図

【図4】本発明に用いられ得る別のヒンジの電界非印加時の状態(1)と電界印加時の状態(2)を示す平面図

【図5】本発明の第2の実施形態による光変調素子を作製する工程を示す概略図

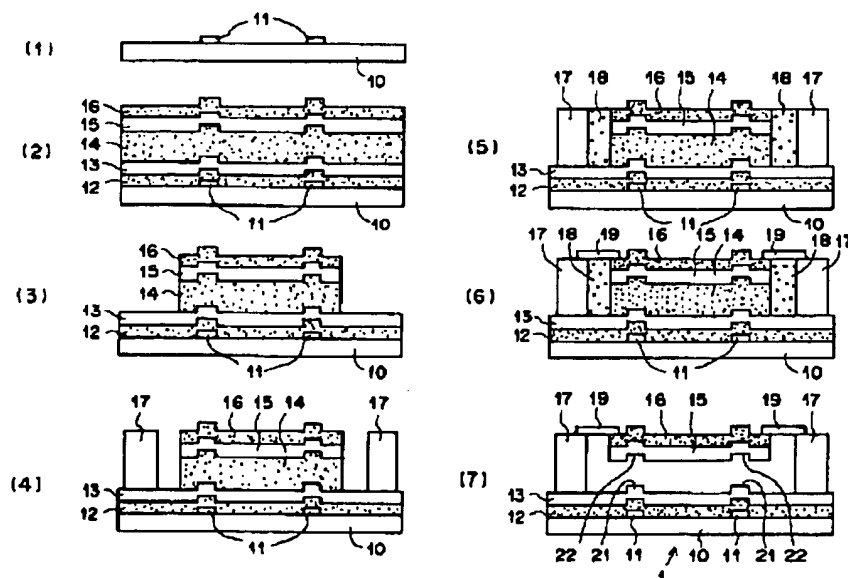
【図6】従来の光変調素子の電界非印加時の状態(1)と電界印加時の状態(2)を示す側断面図

10 【図7】従来の別の光変調素子の電界非印加時の状態(1)と電界印加時の状態(2)を示す側断面図

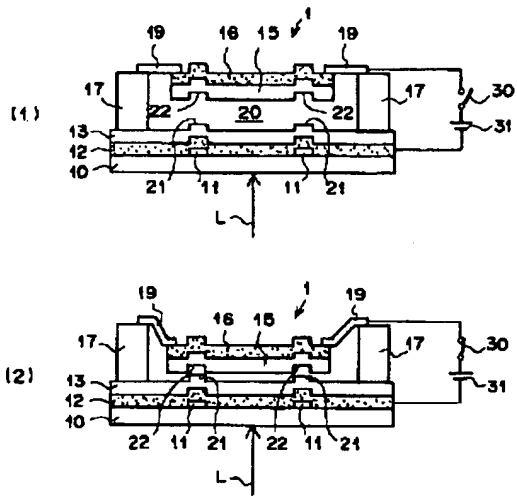
【符号の説明】

- 1、40 光変調素子
- 10 ガラス基板
- 11、41 突部材
- 12 下部透明導電膜
- 13 下部誘電体多層膜
- 14 犠牲層
- 15 上部誘電体多層膜
- 16 上部透明導電膜
- 17 支柱
- 18 レジスト
- 19、19' ヒンジ
- 20 空隙
- 21、42 スペース
- 22、43 凹部
- 30 スイッチ
- 31 直流電源

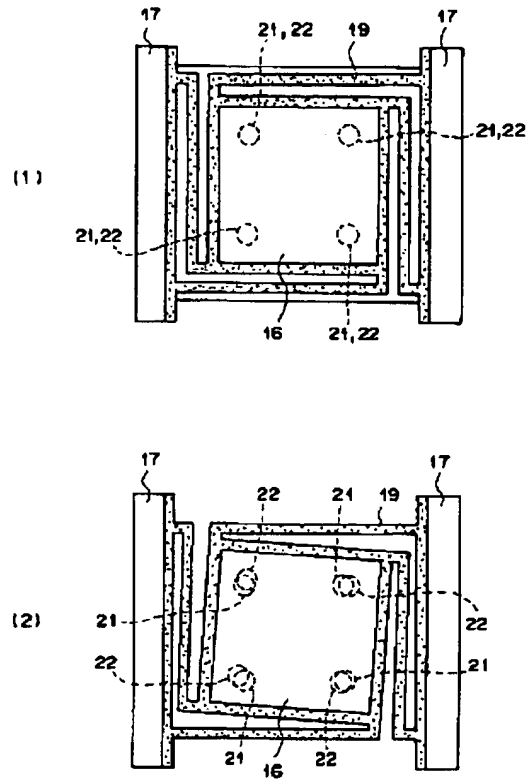
【図1】



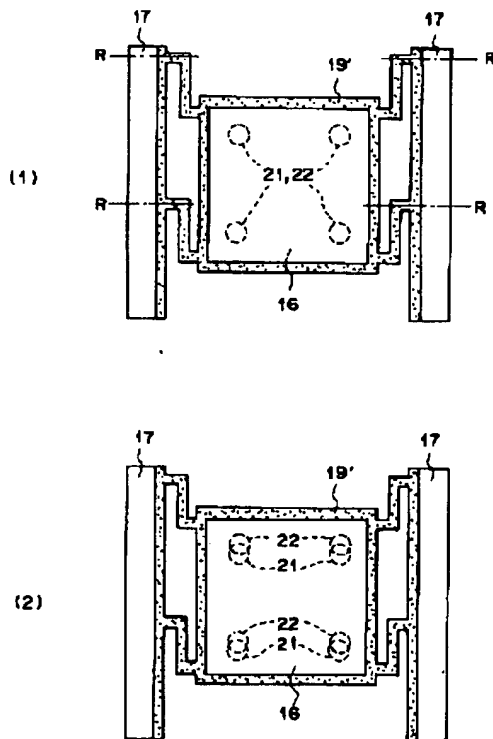
【図2】



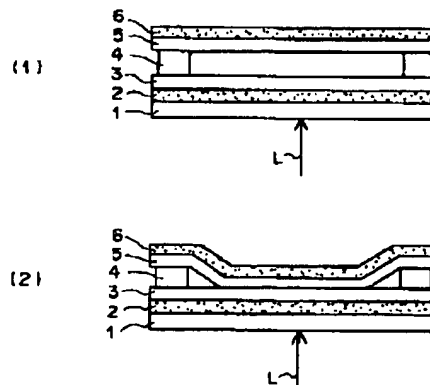
【図3】



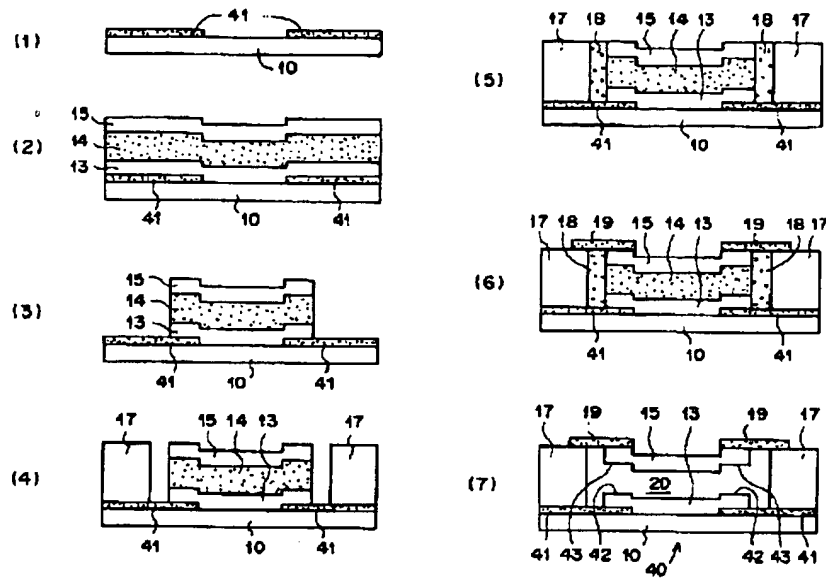
【図4】



【図6】



【図5】



【図7】

